

PCT

## 国際予備審査報告

(法第12条、法施行規則第56条)  
[PCT36条及びPCT規則70]

REC'D 15 APR 2004

WIPO PCT

出願人又は代理人 の書類記号 310101240971	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/JP02/00025	国際出願日 (日.月.年) 09.01.2002	優先日 (日.月.年)
国際特許分類(IPC) Int. Cl <sup>7</sup> G06F12/00, 12/06, G11C16/02		
出願人(氏名又は名称) 株式会社 ルネサステクノロジ		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 5 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。  
(PCT規則70.16及びPCT実施細則第607号参照)  
この附属書類は、全部で 11 ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☒ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☒ 国際出願に対する意見

国際予備審査の請求書を受理した日 09.01.2002	国際予備審査報告を作成した日 30.03.2004	
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員)  多 賀 実	5N 9367
電話番号 03-3581-1101 内線 3545		

## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-33 ページ、  
 明細書 第 \_\_\_\_\_ ページ、  
 明細書 第 \_\_\_\_\_ ページ、

出願時に提出されたもの  
 国際予備審査の請求書と共に提出されたもの  
 \_\_\_\_\_ 付の書簡と共に提出されたもの

☒ 請求の範囲 第 2-4, 6-10, 12, 14-17, 19-21, 23-27 項、  
 請求の範囲 第 \_\_\_\_\_ 項、  
 請求の範囲 第 \_\_\_\_\_ 項、  
 請求の範囲 第 1, 5, 11, 13, 18, 22, 30-32 項、

出願時に提出されたもの  
 PCT19条の規定に基づき補正されたもの  
 国際予備審査の請求書と共に提出されたもの  
 07.06.2002 付の書簡と共に提出されたもの

☒ 図面 第 1-24 ページ/図、  
 図面 第 \_\_\_\_\_ ページ/図、  
 図面 第 \_\_\_\_\_ ページ/図、

出願時に提出されたもの  
 国際予備審査の請求書と共に提出されたもの  
 \_\_\_\_\_ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、  
 明細書の配列表の部分 第 \_\_\_\_\_ ページ、  
 明細書の配列表の部分 第 \_\_\_\_\_ ページ、

出願時に提出されたもの  
 国際予備審査の請求書と共に提出されたもの  
 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出された磁気ディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 \_\_\_\_\_ ページ

☒ 請求の範囲 第 28, 29 項

☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

1. 次に関して、当該請求の範囲に記載されている発明の新規性、進歩性又は産業上の利用可能性につき、次の理由により審査しない。

- ☐
- 国際出願全体

- ☒ 請求の範囲 22-27, 30-32

**理由：**

- ☐ この国際出願又は請求の範囲 \_\_\_\_\_ は、国際予備審査をすることを要しない  
次の事項を内容としている（具体的に記載すること）。

- ☐ 明細書、請求の範囲若しくは図面（次に示す部分）又は請求の範囲記載が、不明確であるため、見解を示すことができない（具体的に記載すること）。

- ☒ 全部の請求の範囲又は請求の範囲 22-27, 30-32 が、明細書による十分な裏付けを欠くため、見解を示すことができない。

- ☐ 請求の範囲 \_\_\_\_\_ について、国際調査報告が作成されていない。

2. スクレオチド又はアミノ酸の配列表が実施細則の附属書C（塩基配列又はアミノ酸配列を含む明細書等の作成のためのガイドライン）に定める基準を満たしていないので、有効な国際予備審査をすることができない。

- ☐ 書面による配列表が提出されていない又は所定の基準を満たしていない。

- ☐
- 磁気ディスクによる配列表が提出されていない又は所定の基準を満たしていない。

## V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

## 1. 見解

新規性(N)

請求の範囲	1-21	有
請求の範囲		無

進歩性(IS)

請求の範囲	1-21	有
請求の範囲		無

産業上の利用可能性(IA)

請求の範囲	1-21	有
請求の範囲		無

## 2. 文献及び説明(PCT規則70.7)

(請求の範囲1-6, 11-17)

不揮発性メモリ内の複数のバンク間ではインタリーブ書込み/同時書込み動作を選択可能であって、複数の不揮発性メモリ間でもインタリーブ動作可能とすることは、国際調査報告で引用されたいずれの文献にも記載されておらず、当業者にとって自明なものでもない。

(請求の範囲7-10, 18-21)

不揮発性メモリ内の複数のバンク間では同時書込み動作を、複数の不揮発性メモリ間では順次書込み動作を行うことは、国際調査報告で引用されたいずれの文献にも記載されておらず、当業者にとって自明なものでもない。

## Ⅷ. 国際出願に対する意見

請求の範囲、明細書及び図面の明瞭性又は請求の範囲の明細書による十分な裏付についての意見を次に示す。

07. 06. 2002付書簡による補正の、

(1) 請求の範囲22の「前記一つのグループに対するデータ格納と別の不揮発性メモリにおけるメモリ素子のグループに対するデータの格納動作とを同時に開始することが可能とされる」、

(2) 請求の範囲32の「前記第1の不揮発性メモリと前記第2の不揮発性メモリの双方に前記第2コマンドを発行する」、  
は、明細書による十分な裏付がない。

明細書においては、不揮発性メモリ内の複数バンク間における同時書込みは記載されているが、複数の不揮発性メモリチップ間についてはインタリーブ書込みが説明されているに留まり、チップ間の同時書込みは記載されていない。明細書第10頁第5行目乃至9行目には「前記第1コマンドと、前記第1の不揮発性メモリの前記第1グループのメモリ素子を指示する第1アドレスと、前記第1データとを発行した後、前記第1コマンドと、前記第2の不揮発性メモリの前記第1グループのメモリ素子を指示する第2アドレスと、前記第2データと、前記第2コマンドとを発行する」との記載がある。しかしながら、明細書には、1つのコマンドを複数の不揮発性メモリに同時に指示することは示されていない。したがって、前記記載における「第2コマンド」が、第1及び第2の不揮発性メモリに同時に指示されると理解することはできない。

## 請 求 の 範 囲

1. (補正後) 夫々独立にメモリ動作可能な複数のメモリバンクを有する複数の不揮発性メモリチップと、前記不揮発性メモリチップに対して個別にアクセス制御可能なメモリコントローラとを含むメモリシステムであって、

前記メモリコントローラは不揮発性メモリチップに対してアドレスを指示した書き込み指示を行なった後、前記不揮発性メモリチップに対して別のアドレスを指示して書き込み指示を行なう場合に同時書き込み動作又はインタリーブ書き込み動作を選択的に指示することが可能であり、

前記複数の不揮発性メモリチップの中の一つの不揮発性メモリチップに対して前記別のアドレスを指示した書き込み指示の後、前記複数の不揮発性メモリチップの中の他の不揮発性メモリチップに対して更に別のアドレスを指示して書き込み指示を行なうことが可能であることを特徴とするメモリシステム。

2. 前記同時書き込み動作は、メモリバンクを指定した書き込み動作の直列的な複数の指示の後に当該複数のメモリバンクに対して同じタイミングで開始される書き込み動作であり、

前記インタリーブ書き込み動作は、既に開始された書き込み動作中に他のメモリバンクを指定した書き込み指示に応答して新たな書き込み動作を開始していく書き込み動作である、ことを特徴とする請求の範囲第1項記載のメモリシステム。

3. 前記メモリコントローラは、書き込みアドレス情報及び書き込みデータ情報に付随して書き込み動作を指示するコマンドコードの種類によって、前記同時書き込み動作の指示とインタリーブ書き込み動作

の指示を区別することを特徴とする請求の範囲第2項記載のメモリシステム。

4. 前記夫々の不揮発性メモリチップはチップ選択端子及びその他複数のアクセス端子を有し、

5 前記メモリコントローラは夫々の不揮発性メモリチップの前記チップ選択端子に個別接続されるチップ選択信号出力端子と、夫々の不揮発性メモリチップの前記アクセス端子に共通接続される複数のアクセス情報端子とを有することを特徴とする請求の範囲第1項記載のメモリシステム。

5. (補正後) 夫々独立にメモリ動作可能な複数のメモリバンクを有する複数の不揮発性メモリチップと、前記複数の不揮発性メモリチップに対して個別にアクセス制御可能なメモリコントローラとを含むメモリシステムであって、

5 前記メモリコントローラは前記不揮発性メモリチップ毎に順次、不揮発性メモリチップ内のメモリバンクに対するインタリーブ書き込み又は同時書き込みを選択的に指示することが可能であることを特徴とするメモリシステム。

10 6. 前記インタリーブ書き込み指示は、既に開始させた書き込み動作中に他のメモリバンクを指定した書き込み指示に応答して新たな書き込み動作を開始させる書き込み動作指示であることを特徴とする請求の範囲第5項記載のメモリシステム。

15 7. 夫々独立にメモリ動作可能な複数のメモリバンクを有する複数の不揮発性メモリチップと、前記不揮発性メモリチップに対して個別にアクセス制御可能なメモリコントローラとを含むメモリシステムであって、

前記メモリコントローラは前記不揮発性メモリチップ毎に順次、不揮発性メモリチップ内のメモリバンク間に対して同時書き込みを指示することが可能であることを特徴とするメモリシステム。

20 8. 前記同時書き込み指示は、メモリバンクを指定した書き込み動作の直列的な複数の指示の後に複数のメモリバンクに対して同じタイミングで書き込み動作を開始させる書き込み動作指示であることを特徴とする請求の範囲第7項記載のメモリシステム。

25 9. 夫々独立にメモリ動作可能な複数のメモリバンクを有する複数のフラッシュメモリチップと前記複数のフラッシュメモリチップに対して個別にアクセス制御可能なメモリコントローラと、前記メモリコン



トローラに接続されるSRAMとを含むメモリシステムであって、

前記SRAMはフラッシュメモリチップに対する書き込みデータを  
一時的に格納可能であり、

前記メモリコントローラは、前記フラッシュメモリチップ毎に順次、  
フラッシュメモリチップ内のメモリバンクに対してインタリーブ書  
き込みを指示することと、前記フラッシュメモリチップ毎に順次、フ  
ラッシュメモリチップ内のメモリバンク間に対して同時書き込みを  
指示することを、選択可能であることを特徴とするメモリシステム。

10. 前記インタリーブ書き込み指示は、既に開始させた書き込み動作  
中に他のメモリバンクを指定した書き込み指示に応答して新たな書  
き込み動作を開始させる書き込み動作指示であり、

前記同時書き込み指示は、メモリバンクを指定した書き込み動作の  
直列的な複数の指示の後に複数のメモリバンクに対して同じタイミ  
ングで書き込み動作を開始させる書き込み動作指示であることを特  
徴とする請求の範囲第9項記載のメモリシステム。

11. (補正後) 夫々独立にメモリ動作可能な複数のメモリバンクを有  
する複数のフラッシュメモリチップと、前記フラッシュメモリチップ  
をアクセスコマンドを用いてアクセス制御するメモリコントローラ  
とを含むメモリシステムであって、

前記メモリコントローラは、第1コマンドコード、第1コマンドコ  
ードに後続させたメモリバンクのアドレス情報、及びメモリバンクの  
アドレス情報に後続する第2コマンドコードを出力して、前記アドレ  
ス情報で指定されるフラッシュメモリチップ内のメモリバンクに対  
し、第2コマンドコードの入力毎にメモリ動作を開始させる第1制御、  
又は、第1コマンドコード、第1コマンドコードに後続させたフラッ  
シュメモリチップ内のメモリバンクのアドレス情報、メモリバンクの

- アドレス情報に後続させた第3コマンドコード、第3コマンドコードに後続させたフラッシュメモリチップ内のメモリバンクのアドレス情報、及びメモリバンクのアドレス情報に後続させた第2コマンドコードを出力して、前記第1コマンドコードから第2コマンドコードの間で前記第3コマンドで区切られた複数のアドレス情報で指定される複数のメモリバンクに対し、第2コマンドコードの入力に応答して同時にメモリ動作を開始させる第2制御の一方を選択して、複数のフラッシュメモリチップを直列的にメモリ動作させることが可能であることを特徴とするメモリシステム。
- 10 12. 前記第1コマンドコードは書き込み動作の種類を与えるコマンドコードであり、第2コマンドコードは書き込み動作の開始を指示するコマンドコードであり、第3コマンドコードはアドレス情報が後続することを示すコマンドコードであることを特徴とする請求の範囲第11項記載のメモリシステム。
- 15 13. (補正後) カード基板に、外部接続端子と、前記外部接続端子に接続された外部インタフェース回路と、前記外部インタフェース回路に接続されたメモリコントローラと、前記メモリコントローラにより個別にアクセス制御を受ける複数のフラッシュメモリチップとを有するメモリカードであって、
- 20 前記フラッシュメモリチップは、夫々独立にメモリ動作可能な複数のメモリバンクを有し、
- 前記メモリコントローラは、フラッシュメモリチップに対してアドレスを指示した書き込み指示を行なった後、前記フラッシュメモリチップに対して別のアドレスを指示して書き込み指示を行なう場合に、
- 25 同時書き込み動作又はインタリーブ書き込み動作を選択的に指示することが可能であり、

前記複数のフラッシュメモリチップの中の一つのフラッシュメモリチップに対して前記別のアドレスを指示した書き込み指示の後、前記複数のフラッシュメモリチップの中の他のフラッシュメモリチップに対して更に別のアドレスを指示して書き込み指示を行なうことが可能であることを特徴とするメモリカード。

14. 前記同時書き込み動作は、メモリバンクを指定した書き込み動作の直列的な複数の指示の後に複数のメモリバンクに対して同じタイミングで開始される書き込み動作であり、

前記インタリーブ書き込み動作は、既に開始された書き込み動作中に他のメモリバンクを指定した書き込み指示に応答して新たな書き込み動作を開始していく書き込み動作である、ことを特徴とする請求の範囲第13項記載のメモリカード。

15. 前記メモリコントローラは、書き込みアドレス情報及び書き込みデータ情報に付随して書き込み動作を指示するコマンドコードの種類によって、前記同時書き込み動作の指示とインタリーブ書き込み動作の指示を区別することを特徴とする請求の範囲第14項記載のメモリカード。
- 5
16. 前記メモリコントローラに接続されるSRAMを更に含み、前記SRAMはフラッシュメモリチップに対する書き込みデータを一時的に格納可能であることを特徴とする請求の範囲第15項記載のメモリカード。
- 10
17. 前記外部接続端子は1ビットのデータ入出力端子、1ビットのコマンド端子、電源電圧端子、回路の接地電圧端子、及びクロック端子を含むことを特徴とする請求の範囲第13項記載のメモリカード。
- 15
18. (補正後)メモリコントローラと複数の不揮発性メモリとを有し、前記メモリコントローラは複数の不揮発性メモリに対して、情報が書き込まれるべきアドレスを示すアドレス情報を含む書込指示コマンドを発行し、
- 前記不揮発性メモリはアドレスにより分離される複数の記憶領域を有し、それぞれの記憶領域は他の記憶領域と並行してメモリアクセス動作が可能とされ、
- 20
- 前記メモリコントローラは、異なる記憶領域を指定した書き込み指示コマンドを直列的に発行した後に前記指定された複数の記憶領域に対して同じタイミングで書き込み動作を開始させる同時書き込みを、複数の不揮発性メモリに対して直列的に行なうことが可能であることを特徴とする不揮発性半導体記憶装置。

19. 前記不揮発性メモリは複数のメモリ素子を有し、

前記不揮発性メモリの書込動作は、前記書込指示コマンドにより指示されるアドレスに応じて一群のメモリ素子を選択し、選択されたそれぞれのメモリ素子に書き込まれるべき情報に応じたしきい値電圧に変化させるものであることを特徴とする請求の範囲第18項記載の不揮発性半導体記憶装置。

20. 前記不揮発性メモリの書込動作は、メモリセルのしきい値電圧を変化させるための第1の動作と、それぞれのメモリセルのしきい値電圧が前記書き込まれるべき情報に対応したしきい値電圧に変化したか否かを確認するための第2の動作とを含み、

前記第2の動作の後、少なくとも1のメモリセルのしきい値電圧が書き込まれるべき情報に対応したしきい値電圧に変化していない場合、前記第1の動作を行うことを特徴とする請求の範囲第18項記載の不揮発性半導体記憶装置。

21. 前記複数のメモリ素子は、3以上のしきい値電圧分布のうち、書き込まれるべき情報に対応したしきい値電圧分布に含まれるしきい値電圧とされることを特徴とする請求の範囲第20項記載の不揮発性半導体記憶装置。

22. (補正後) データの入出力に用いられる第1端子と、動作指示コマンドの入力に用いられる第2端子と、データの入出力及び動作指示コマンドの入力のタイミングを指示するクロックの入力に用いられる第3端子を有し、

第2端子から入力された動作指示コマンドに応じた動作を制御する制御部と、前記制御部の制御に基づきデータの格納又は読み出しを行う複数の不揮発性メモリとを有し、

前記不揮発性メモリはアドレスに対応した複数のメモリ素子を有

し、前記複数のメモリ素子は複数のグループに分類され、一つのグループのデータ格納動作中に当該不揮発性メモリの他のグループに対してデータの格納動作を開始し、前記一つのグループに対するデータ格納と別の不揮発性メモリにおけるメモリ素子のグループに対するデータの格納動作とを同時に開始することが可能とされることを特徴とする不揮発性記憶装置。

23. 前記制御部は、前記第1端子から入力されたデータを所定バイト毎に分割し、第1データを第1の不揮発性メモリの前記第1グループに格納指示し、第2データを前記第1の不揮発性メモリの第2グループに格納指示することを特徴とする請求の範囲第22項記載の不揮発性記憶装置。

24. 前記制御部は、前記不揮発性メモリへの格納動作を指示する格納指示コマンドを発行し、

前記格納指示コマンドは、該コマンドが格納指示コマンドであることを示す第1コマンドと、データを格納すべきメモリ素子を指示するアドレス情報と、格納すべきデータと、格納動作開始を指示する第2コマンドから構成されることを特徴とする請求の範囲第23項記載の不揮発性記憶装置。

25. 前記制御部は、前記第1コマンドと、前記第1の不揮発性メモリの前記第1グループのメモリ素子を指示する第1アドレスと、前記第1データと、前記第2コマンドとを発行した後、前記第1コマンドと、前記第1の不揮発性メモリの前記第2グループのメモリ素子を指示する第2アドレスと、前記第2データと、前記第2コマンドとを発行することを特徴とする請求の範囲第24項記載の不揮発性記憶装置。

26. 前記制御部は、前記第1コマンドと、前記第1の不揮発性メモリ

の前記第 1 グループのメモリ素子を指示する第 1 アドレスと、前記第 1 データとを発行した後、

前記第 1 コマンドと、前記第 1 の不揮発性メモリの前記第 2 グループのメモリ素子を指示する第 2 アドレスと、前記第 2 データと、前記第 2 コマンドとを発行することを特徴とする請求の範囲第 2 4 項記載の不揮発性記憶装置。

27. 前記制御部は、前記第 1 端子から入力されたデータを所定バイト毎に分割し、第 1 データを第 1 の不揮発性メモリの前記第 1 グループに格納指示し、第 2 データを第 2 の不揮発性メモリの第 1 グループに格納指示することを特徴とする請求の範囲第 2 2 項記載の不揮発性記憶装置。

28. (削除)

29. (削除)

30. (追加) 前記制御部は、前記不揮発性メモリへの格納動作を指示する格納指示コマンドを発行し、

前記格納指示コマンドは、該コマンドが格納指示コマンドであることを示す第 1 コマンドと、データを格納すべきメモリ素子を指示するアドレス情報と、格納すべきデータと、格納動作開始を指示する第 2 コマンドから構成されることを特徴とする請求の範囲第 2 7 項記載の不揮発性記憶装置。

31. (追加) 前記制御部は、前記第 1 コマンドと、前記第 1 の不揮発性メモリの前記第 1 グループのメモリ素子を指示する第 1 アドレスと、前記第 1 データと、前記第 2 コマンドとを発行した後、

前記第 1 コマンドと、前記第 2 の不揮発性メモリの前記第 1 グループのメモリ素子を指示する第 2 アドレスと、前記第 2 データと、前記第 2 コマンドとを発行することを特徴とする請求の範囲第 3 0 項記

載の不揮発性記憶装置。

3 2. (追加) 前記制御部は、前記第 1 コマンドと、前記第 1 の不揮発性メモリの前記第 1 グループのメモリ素子を指示する第 1 アドレスと、前記第 1 データとを発行した後、

5 前記第 1 コマンドと、前記第 2 の不揮発性メモリの前記第 1 グループのメモリ素子を指示する第 2 アドレスと、前記第 2 データとを発行した後、前記第 1 の不揮発性メモリと前記第 2 の不揮発性メモリの双方に前記第 2 コマンドとを発行することを特徴とする請求の範囲第 3 0 項記載の不揮発性記憶装置。